

دانشکده مهندسی

گروه برق

پایان نامه کارشناسی

گرايش: الكترونيك

تحلیل و بررسی ترانزیستور های اثر میدانی چند گیتی و FinFET کروبری آنا گوروژه رق دانگاه ریان دانگ

> استاد راهنما: خانم دکتر نیره قبادی آزمایکاوپروژورن داستاه زیران داستند مندسی کروورن آزمایکاوپروژورن داستاه زیران داستنده مندسی کروورن

نگارش: مهسا گردون پیر ان استان مهسا گردون پیر

برق دانتگاه زنجان داننگده مهندی کرومبرق آزماینگاه پروژهبرق داننگاه زنجان داننگده مهندی کرومبرق آزماینگاه پروژهبرق بههمن ماه ۹۶ دانتگاه زنجان داننگده مهندی کرومبرق آزماینگاه پروژه برق داننگاه زنجان داننگاه پروژه برق داننگاه زنجان داننگده مهندی کرومبرق آزماینگاه پروژه برق داننگاه

اكر مردم رارسم چنان است كه باتقديم تلاش لايثان به بزركان به آن لاتقرب جويند، مثايسة است تحسّين بن آن کاروزون داخورسان داختر و سدی **مروی تحصیلم ، پیکش تواضعانه ای باشد به تحسین معلان زندگیم مروی تحصیلم ، پیکش تواضعانه ای باشد به تحصیل زندگیم** آن ای وروزون داختر می داختر می مروی تحصیلم ، پیکش تواضعانه ای باشد به تحسین معلان زندگیم برق دانگاه زنجان دانشگده مندسی کروه برق آنها مکر مرد دانشگاه زنجان دانشگده منه **مدر ومادر م** آنها یکاه پروزه برق مرد دانتگاه زنجان داننگده مهندسی کروه برق آزماییگاه پردژه برق داننگاه زنجان داننگره مهندسی کروه برق آزماییگاه پروژه برق داننگاه زنجان دائنگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زنجان دائنگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زخبان داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زخبان

زنجان داننگرد مهندی کردوم ق آنها فیروژوم ق داننگاه زنجان داننگره مهندی کرد. می آنها فیروژوم ق داننگاه زنجان داننگره مهندی کردوم ق آنها فیروژوم ق داننگاه زنجان داننگرد مهندی کردوم ق آنها فیروژوم ق داننگاه زنجان داننگره مهندی کردوم ق**رق آن میکوژ از دیکی ن**جان داننگره مهندی کردوم ق آنها فیروژوم ق داننگاه زنجان داننگره مهندی کروه برق آزمایتگاه پروژه برق دانشگاه زنجان دانشگده مهندی کروه برق آزمایشگاه پروژه برق دانشگاه مهندی کروه برق آزمایشگاه پروژه برق دانشگاه زنجان دانشگده مهندی دراین جاشمن سپاس از خداوند مهربان و متعال، ازاساد کرانقدرم سرکارخانم دکتر قبادی کرورن آزایطوروزورن دانطوریان دانش مدی کر مستر **به خاطر کمک داورامهایی دین ارز شمند شان** مدیر از از مورور مارور از مراحد از مارور می مراحد مراحک **داور امهایی داری** ارز شمند شان آنهایگاه بروژه من داننگاه زنجان داننگده مندسی کرومرن آنهایگاه بروژ مرن داننگاه زن**ماند** داننگده مندسی کروه من آنهایگاه بروژه من داننگده مندسی کرومرن **تقدیر و سیگر می عایم .** آنهایگاه بروژه من داننگاه زنجان داننگده مندسی کروهرن آنهای بروژه من انتخاه زنجان داننگاه بروژه من داننگاه مندسی کروه من آنهایگاه

چکیده در بیش از ۴ دهه ، اندازه ی ترانزیستور ها به صورت نمایی کوچک می شدند و بنابراین تعداد ترانزیستور های موجود در یک چیپ به صورت نمایی افزایش یافت . با کاهش ابعاد ترانزیستور های نسل جدید ، مشخصه های الکتریکی قطعات به طور قابل توجهی کاهش یافت ؛ به گونه ای که مانع از کاهش بیشتر ابعاد ترانزیستورها شد . بنابراین ساختار فین فت ها و ترانزیستور های چند گیتی برای بهبود مشخصه های الکتریکی پیشنهاد شد.

در این پروژه ابتدا در فصل اول به بررسی تاریخچه ی روند کاهش اندازه ی ترانزیسـتور هـا و زمینـه های تحقیقاتی آن و مدل کردن اثر کاهش اندازه ی ترانزیستور بر روی مشخصه های الکتریکی وراه های بهبود این مشخصه ها پرداخته شده است.

در فصل دوم انواع ترانزیستور های چند گیتی وفین فت ها و ویژگی های آنها مورد مطالعه قـرار می گیرند.

در فصل سوم به بررسی اثر کاهش اندازه ی ترانزیستور برروی فیزیک ترانزیستور ها پرداخته میشود .

فصل چهارم به بررسی اثر خود گرمایی بر روی ویژگی های الکتریکی قطعات پرداخته و در فصل پنجم به معرفی نرم افزار سیلواکو و شبیه سازی ترانزیستور دوگیتی و تک گیتی می پردازیم و سـپس بـه بررسی مشخصه های الکتریکی آن میپردازیم.

کلید واژگان: ترانزیستور FinFET ، ترانزیستور FDSOI ، اثـر کانـال کوتـاه ، اثـر DIBL ، بالـه، اثرگوشه ، جریان روشن، ولتاژ آستانه ، اثر خودگرمایی .

آنهایگاه پروژه برق دانشگاه زنجان دانشده مندی کروه برق آنهایگاه بروژه برق دانشگاه زنجان دانشگاه بروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه بروژه برق انتظام خان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگره مندی کروه برق آنهایگاه بروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه بروژه برق پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق انتظام خان دانشگره مندی کروه برق آنهایگاه پروژه ب برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق انتظام خان دانشگره مندی کروه برق آنهای کروز برق دانشگاه زنجان دانشگره مندی کروه برق برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای پروژه برق دانشگره مندی کروه برق آنهای پروژه برق دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهایگاه پروژه برق دانشگره مندی کروه برق آنهای پروژه برق دانشگاه زنجان دانشگره مندی کروه برق آنهای دانشگره مندی کروه برق آن

كرو فبهرست مطالب والثواريان والمكدوميدي كروورو ز**عنتوان** درق دانشاه زنجان داستگده مندی کروهرق آزمایشاه روژه رق دانشاه زنجان داستگده مندی کروه رق آزمایشاه روژه **صفحه ا**ه زنجان دا مقدمه العربي المستحد المستحد المستحد العربي المستحد المستحد المستحد المستحد المستحد المستحد المستحد NED BUS فصل اول : ساختار های جایگزین جهت پیروی ابعاد ترانزیستور ها از قانون مور۳ ۱-۱- ساختار های جایگزین MOSFET ۲-۱- مدل مشخصه های الکتریکی ساختار های جدید فصل دوم: انواع ترانزیستور های چند گیتی و فین فت ها...... ۲-۱- ساختار ماسفت های FD SOIیا ماسفت های تک گیتی ۲-۲- ماسفت های SOI دوگیتی ۲-۴- ماسفت های SOI چهار گیتی یا محیطی...... -0-5 ماسفت های چند گیتی قطعات حافظه دار -9-1 فصل سوم: فیزیک ماسفت های چند گیتی..... ۳-۱- طول طبيعي و اثرات كانال كوچك ۱۹ جريان محركه ۲۵ -٣-٣ ۳–۴– اثر گوشه..... ۲۷.... ۵-۵- ولتاژ آستانه 79.....

ث

ن	ری از مصل چهارم: اثر خود گرمایی در تکنولوژیSOI CMOS
میکند. میکند به منابع از محان داستگرد	والكروميري كرورن آزار 1/ -۴- توليد حرارتي در قطعات كانال كوتاه
شمېن الشين ۲۳ دا کېدومېندې	سری کروری آن اورور ۲-۴- انتقال تولید حرارتی در قطعات نیمه هادی مقیاس نانو
	کروری آن گروری و ۳–۴– اثرات حرارتی برروی ویژگی ها الکتریکی قطعات کانال کوتاه
<u>شنبان المج</u> عندي كرووين	ین آناله مردس واله محال ۱-۳-۴ ویژگی های زیر آستانه ی ولتاژ-جریان وافت جریان
البيدان من ٨ دورق زمايكاه	آنالها ورورن دانها وزمان دارم -۳-۴- اثر خود گرمایی
مرو <u>ن می کو ب</u> ی آن گاه بوره	روزورن داناوریان دانند ۴-۴- رفتار دینامیکی در سطح مدار
نيني كرورية ٣٣ يكاورونوري	ین وانگردان واکند - ۵ – ۴ – رفتار استاتیکی ناشی از اثر خود گرمایی در سطح مدار
لرووبدة آزمار كمج وزورق وأنتكاه	دانغور المروسية في 2-6-6- مشخصه جريان ولتاژ
<u>ق آنا بطور د ۲</u> ۴ دانشاه زنجان	زمان داخله منه ی کردومرق ۷-۴- ولتاژ آستانه
<u>لیکاه بروژه برت</u> مالیکاه زنجان داستگه ه	والمرومين كرومين الملح ٢-٨- بررسي اثر خود گرمايي برروي رسانايي درين
ر درق دانشاه ز ب ری دانشده مندی	منی کردیں آنا جا ہے۔ ۹-۹- اثر افزایش دما برروی ولتاژ و جریان درین سیسی استی استی استی استی است
دانشگاه زنجان ع ام ک ده مندسی کروه مدر	فصل پنجم : شبیه سازی ترانزیستور دوگیتی توسط نرم افزار سیلواکو
ظور زمان دانش ۵۷ ۵۷ ر	رق آن الماروزورق والطوريان المعرفي نرم افزار سيلواكو
څه زنجان داننگه و میندسی کمروه برق ۵۸	۲-۵-۲-۵ المراجع المراجع مع المحاد يک ترانزيستور FDSOI
ن داسکه مند تم محروم ق آرمای گاه ا	۲۰۱۷ (۱۹۹۰) الفریکی الفریکی الفریکی الفریکی الفریکی الفریکی FDSOI
لده منه ی کردوری آزمایگاه بروژه ۲۸	روژورنی دانشوز محان داشکه دستری کردوری آن الطور وزیری دانشاد محان دانشده سای کردوری آن ایشاد وزیری دانشار محان دانش خلاصه و نتیجه گیری
ىنەسى كىرودىرق آزمايىڭ ھەيرەۋەبرق • •	برق دانشگاه زنجان دانسکَه و مهندسی کروه برق آزمایشگاه بروژه برق دانشگاه زنجان دانسکه و مهندسی کروه برق آزمایشگاه بروزو برق دانشگاه زنجان دانسکَه و م مراجع مراجع
	زنجان داسکده مهندی کروه برق آزماییگاه پروژه برق داننگاه زنجان داسکده مهندی کروه برق آزماییگاه پروژه برق داننگاه زنجان داسکده مهندی کروه برد چ

ار فهرست نمودار ها الشرزيان داخر مندي كرورق آزالگاوروژورق داخ صفحه عنوان نمودار ۱-۱ طرح ساده ی ماسفت های FDSOI . الف) ماسفت با BOX نازک، ب) ماسفت با BOX نازک و صفحه ی زمین که میتواند به عنوان گیت دوم در نظر گرفته شود ۵ نمودار ۱-۲ نمایش خطوط الکتریکی سورس و درین که در طول ناحیه ی کانال در انواع مختلف λ ماسفت کشیدہ ش نمودار ۱ – ۳ وابستگی الکترواستاتیک در ماسفت های الـف) بالـک دار ، ب) کـاملا تخلیـه شـده ، ج) ٩ نمودار۲-۱ ضخامت فیلم سیلیکونی برحسب ولتاژ آستانه بیان شده توسط خاکی فیروز.........۱۱ نمودار۲-۲ ساختار ماسفت های چند گیتی......۱۲ نمودار۲-۳ نمونه هایی از ساختار ماسفت های دوگیتی الف)ماسفت دلتا ، ب) فین فت............ ۱۳ نمودار۲-۴ کاهش ولتاژ عملکردی در ترانزیستور tri-Gate نسبت به ترانزیستور مسطح......۱۴ نمودار ۲- ۵ ساختار سه بعدی قطعات مورد استفاده در FinFET و ماسفت های tri-Gate ارائه شده توسطIEEE..... نمودار۲- ۶ ساختار ماسفت های محیطی نمودار۲ - ۷ الف) فین فت کانال نوع T ، ب) بالک فین فت ، ج) ترانزیستور چند کانالی اثر میدانی یتم مختصات و اجزای میدان الکتریکی در یک ترانزیس نمودار ۳–۱

2

ری از معادر n نمودار ۴- ۷ نمودار جریان درین برحسب ولتاژ گیت در ماسفت های نوع n کاملا تخلیه شده در از این این
هنگام عملکرد در دما های ۲۰۰٬۴۰۰٬۳۰۰ و ۶۰۰ درجه کلوین
نمودار۴- ۸ نموار جریان درین برحسب ولتاژ گیت در ماسفت های نوع n کاملا تخلیه شـده SOI در
ناحیه ی خطی و اشباع در نقطه ی ZTC در دماهای ۴۰۰٬۳۰۰و۵۰۰ درجـه کلـوین . توجـه شـود کـه
كرومرق آراع الأوروجريان درين لگاريتمي است
ری ۲۵ گار روی است مودار۴ – ۹ تغییرات نقطه ی بایاس ZTC با ضخامت فیلم سیلیکونی ماسفت های SOI ۴۷
آنا کا مردوری دارم نمودار۴- ۱۰ تغییرات نقطه ی بایاس ZTC با طول گیت قطعات
مرور المحمد المحمد المودار ۴- ۱۱ وابستگی ولتاژ آستانه به دما در ماسفت های SOI نوع n با ضخامت فیلم سیلیکونی آن
۷۰ ۹۰ و ۷۰ نانومتر برق دانتگاه زنجان داشتندی کروه برق آنها ساله پروروبرق داستاه زنجان داشتند می کروه برق آنها سکاه پروروبرق داستاه می درد.
نمودار ۴– ۱۲ نمودار <i>gm – vGS</i> برای ماست های کاملا تخلیه شـده ی SOI نـوع n در دماهـای
۵۲۰،۴۰۰،۳۰۰ و ۵۵۰ درجه ی کلوین . ZTC برای ناحیه ی خطی تعریف شده است
نمودار۴– ۱۳ نمودار <i>gm – vGS</i> برای ماست های کاملا تخلیه شده ی SOI نـوع n در دماهـای
۵۵۰۰٬۴۰۰٬۳۰۰ م۵۰۰ درجه ی کلوین . ZIC برای ناحیه ی اشباع تعریف شده است
نمودار۴- ۱۴ منحنی جریان درین برحسب ولتاژ درین برای ماسفت های0.4μm کاملا تخلیـه شـده
کروبرن آن این SOI در دمای ۴۵۰،۳۰۰ و ۶۰۰ کلوین
نمودار۴- ۱۵٪ منحنی جریان درین برحسب ولتاژ درین در ماسفت های 0.4µm نیمه تخلیـه شـده
SOI در دمای ۴۵۰،۳۰۰ و ۶۰۰درجه ی کلوین . مشاهده می شود که اثر کینک به دلیل افزایش دما رخ
مردین والافران ا نمودار۵-۱ نمونه ای از نحوه ی مش بندی در یک قطعه ی FDSOI
رن المحاديان الكرد نمودار۵- ۲ ساختار شبيه سازي شده ماسفت FDSOI FDSOI
والمحمد المحمد المحمد من من من من من من جريان درين برحسب ولتارُ گيت در ماسفت FDSOI شبيه سازي محمد المحمد
مند مندم

ری اگر میری کر نمودار ۵- ۴ ساختار شبیه سازی شده ی یک ماسفت دو گیتی DGSOI
را ای ای از ای
منحنی مشخصه ی جزیان درین بر حسب ولتاژ درین سورس
نمودار۵- ۶ تغییرات ولتاژ آستانه با تغییر ولتاژ گیت زیرین در ماسفت دو گیتی شبیه سازی شده۶۶ مرود آنام از این از مان از مان از آستانه با تغییر ولتاژ گیت زیرین در ماسفت دو گیتی شبیه سازی شده۶۶
نمودار ۵- ۷ تغییرات منحنی مشخصه ی جریان درین برحسب ولتاژ گیت به ازای تغییر در ولتاژ گیت
دوم که در زیر کانال قرار داده شده است
زنجان داننگده مهندی کرووبرق آزمایگاه پروژه برق داننگاه زنجان داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زنجان ذ

داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زنجان داننگده مهندی کروه برق **فهر شکټ جد ول خط**ان داننگه مهندی کروه برق آزمایگاه پروژه برق داننگاه زنجان داننگده مهنه ی کرومرق آنها <mark>عنوان</mark> رق دانشاه زنجان دانشده مهنه ی کرومرق آنها کناه پروژه رق دانشاه زنجان دانشده مهنه ی کرومرق آنها کناه بروژه رق **صفحه** جان دانشد می السکده مهندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان داسکده مهندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان داسکده مهندی کروه برق آنهایگاه پروژه برق دانشگاه امهندی کروه **مقدّمه** گاه پروژه برق دانشگاه زنجان دانسگده مهندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان دانشگده مهندی کروه برق آنهایگاه پروژه برق دانشگاه زنجان

تا سال ۱۹۶۰ هیچ تغییر چشمگیری در ساختار ماسفتهای دو بعدی با بالک سیلیکونی ایجاد نشد . در سال ۱۹۶۵جوردن مور مقالهی خود را با عنوان سیر تکامل چگالی ترانزیستورها در مدارات مجتمع منتشر کرد . مور در این مقاله بیان کرد که تعداد ترانزیستورها در هرچیپ ^۱با گذشت هر سه سال ۴ برابر خواهد شد؛ این موضوع به نام قانون مور شناخته میشود و در چهل سال گذشته چگالی نیمه هادیها به طور قابل توجهی از این قانون پیروی کردهاست. در سال ۱۹۹۰،کمپانیهای نیمه هادی به یکدیگر پیوستند و سازمان بین المللی نقشهی راه تکنولوژی نیمه هادی ،^۲ TTRS را تشکیل دادند که هر سال گزارشی راکه معیار چگالی نیمه هادیها را مشخص میکند، منتشر میکند . در این گزارش نوع تکنولوژی، ابزار طراحی واندازه گیری و تجهیزات ادوات نیمه هادی مشخص میشود . نمودار ۱–۱ ترارش شدهاست¹ را نمایش میدهه [۴] .



نمودار ۱-۰ چگالی ترانزیستورها در هر چیپ که در سال ۲۰۰۵ توسط ITRS برای میکرو پروسسور ها و DRAM ها ارائه شده

CMOS^۵ تکنولوژی صنعت نیمههادی است و بلوک های سازنده ی آن را ترانزیستورهای MOS^۶ یا ماسفتها تشکیل میدهند . جهت پیروی از قانون مور، ابعاد خطی ترانزیستورها هر ۳سال به مقدار نصف کاهش یافت و در سال ۲۰۱۰ اولین مدار مجتمع با ترانزیستورهایی به طول گیت ۲۰ نانومتر برروی ویفر

- International Technology Roadmap for Semiconductors (ITRS)
- ^r Dynamic random-access memory
- ^{*} FinFETs and Other Multi-Gate Transistors Jean-Pierre Colinge (Ed.)
- ^a complementary metal-oxide-semiconductor
- ^{*} metal-oxide-semiconductor

دانتگاه زنجان داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زنجان داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه زخبان داننگده مهندی کروه برق آزمایگاه پروژه برق داننگاه

المراجع المان الماحتار های جایگزین جهت پیروی ابعاد ترانزیستور ها از مراجع مندی کردوم ق آنها یکا**ورد مور** خیان دانشده مندی کردوم ق آنهایگاه پروژه برق دانشگاه زنجان دانشگه دمندی کردوم ق آنهایگاه پروژه برق دانشگاه زنجان دانشگه دمندی با کوچک شدن ابعاد ترانزیستور ها ، عملکرد قطعات با طول گیت کوچک مختل شد. بنا براین برای رفع اشکالات به وجود آمده طرح هایی ارائه شد . در این فصل ابتدا به بیان اثرات به وجود آمده ناشی از کاهش طول گیت پرداخته و سپس مدلی برای محاسبه پارامترهای الکتریکی ایجاد شده ارائه می شود. زنجان دانىڭدەمىندى كروەبرق آ زمايىڭاە پروژەبرق دانىڭاە زىجان دانىڭدەمىندى كروەبرق آ زمايىڭاە پروژەبرق دانىڭاە زىجان دانىڭدە مىندى كروەبرق آ زمايىڭاە پروژەبرق دانىڭاە زىجان

زمان والمكدميدي كرومر 1-1- ساختار هاي جايگزين MOSFET من والطورمان والكدميدي كرومرق آزما طورورور والطورمان

با منقضی شدن قانون مور ساختار های جدیدی برای پیروی ترانزیستور ها از قانون مور پیشنهاد شد که دارای دو جز اصلی است:

اولین طرح ماسفت های SOI کاملا تخلیه شده ٔ است کـه در آن لایـه ی سـیلیکونی نـازک بـرروی اکسید انباشته شده ^۲ قرار گرفته است و مزیت کاهش خازن پارازیتی و افزایش جریان درایو عبوری را دارا

می باشد . (شکل ۱-۱-الف) و دیگری با وجود صفحه ی زمین با ناخالصی زیاد^۳ که در بین بستر

در ابتدا ماسفت های کاملا تخلیه شده ، توسط یک گیت کار می کردند هر چند بدنه می توانست به عنوان گیت دوم در نظر گرفته شود . اما در فین فت ها از ۲ یا چند گیت استفاده می شود. به شکل ۱-۱ مراجعه شود .[۱]

بروژه برق داننگاه زنجان دان<mark>نگده مدندی کردوری آزمایش مدور و انتظ</mark>ارت در دشته مهای کرد مرکز آن اینگاه بروزون داننگاه مدندی کرده برق آزماینگاه بروژه

' (FDSOI)fully depleted SOI

BOX

sub

^r GP(ground plane)

^a Fundamentals of Ultra-Thin-Body MOSFETs and FinFETs ,JERRY G. FOSSUM University of Florida



نمودارا- ۱ طرح ساده ی ماسفت های FDSOI . الف) ماسفت با BOX نازک، ب) ماسفت با BOX نازک و صفحه ی زمین که میتواند به عنوان گیت دوم در نظر گرفته شود

مندی کروم ق آن ایگاو بودوم ق دانتاه دنبان داشد مندی تروی آن یا گاو مردوم ق دانتی داشد مندی کردیو ق آن ایگاه بودوم ق دانتی دانتر و مندی کردوم ق کروم ق آن ایگاه بودوم ق دانتی دانتر دانتر و مندی کردوس آن ایگاه مودم و دانتی می دوم ق آن ایگاه مودم ق دانتی دانتر و مندی کردوم من آن ایگاه بودوم ق دانتی دانتر دمندی کردوس آن ایگاه مودم و دانتر دانتر و مندی کردوم ق آن ایگاه مودم ق دانتی دانتر و مندی کردوم ق آن ایگاه بودوم ق دانتی دانتر دمندی کردوم ق آن ایگاه مودم و دانترون و منتر و مندی کردوم ق آن ایگاه مودم ق دانتی دانتر و مندی کردوم ق آن ایگاه بودوم ق دانتی دانتر و مندی کردوم ق آن ایگاه مودم ق دانترون و منترون و منترون و منترون و منترون و انتی دانتر و منترون و م آن ایگاه بودم ق دانتی و منترون و منترون و آن ایگاه مودم ق استان و منترون و منترون و منترون و منترون و منترون و م بود و می دانتی داشترونون و منترون و منترون و آن ایگاه مودم ق استام و مندی کردوم ق آن ایگاه مود می دانترونون و آن ایگروم و مرد و منترون و استان و مند و کردوم ق آن ایگاه مودم ق انترون و منترون و منترون و آنترون و منترون و منترون و منترون و در می دوم و دانترونون و انتروم و آن ایگروم و انترون و انترونون و انترونون و آنترون و منترون و منترون و منترون و انترونون و آن ایگروم و مرد و دانترونون و انترونون و انترونو و آنترون و انترونون و انترونون و آنترونون و آنترون و آنترون و می و می آن ایگروم و و م در و در و منترونون و آندرونون و آنترونو و آنترونو و آنترونون و آنترونو و آن و می و آنترونو و آنترونو و آن و می و می آن و تروز و آن و می و می آن و مردوم و آن و می و می و آن و می و می آنترونو و آنترونو و آنترونو و مردوم آن و می و آن و می و می و آنترونو و آن و می و آن و می و می و آنترونو و آن و مردوم و آنترون و آنترونو و آنترو و آنترونو و آنترو و می آن و می و می و آن و می و می و آنترو و می و آنترو و می آن و می و و می و می و می و می آنترو و آنترو و می و آنترو و آنترو و می و می آنترو و می و می و می و آن و می و می و می آنترو و می و آنترو و می و می و می و م و دانشاه زنجان دانشده مندی کرده برن آنمایشاه پروژه برن دانشاه زنجان دانشده مندی ک مرده برن آنمایشاه پروژه برن دانشاه زنجان دانشاه پروژه برن دانشاه زنجان دانشده بری کرده برن آنمایشاه زنجان دانشده مندی کرده بر آنمایشاه پروژه برن دانشاه زنجان دانشده بری کرده بر تری دانشاه زنجان دانشده مندی کرده بری کرده بری کرده برن آنمایشاه زنجان دانشده مندی کرده بری آنمایشاه پروژه برن دانشاه زنجان

دانشجویان محترم: جهت دسترسی به متن کامل پایان نامه ها به <mark>کتابخانه دانشکده مهندسی</mark> و یا <u>آزمایشگاه پروژه گروه برق</u> مراجعه فرمایید.

[1] JERRY G. FOSSUM, VISHAL P. TRIVEDI ," Fundamentals of Ultra-Thin-Body MOSFETs and FinFETs" Cambridge University, University of Florida

[2] Jean-Pierre Colinge" FinFETs and Other Multi-Gate Transistors" ISBN 978-0-387-71751-7.

[3]G. Moore," Cramming more components onto integrated circuits", *Electronics*, vol.38, p.114, 1965.

[4] W.Xiong, K. Ramkumar, S.J. Jamg, J.T. Park, J.P. Colinge, "*Self-aligned ground-plane FDSOI MOSFET*", Proceedings of the IEEE International SOI Conference 23, 2002.

[5] T. Skotnicki, G. Merckel, T. Pedron," *The voltage-doping transformation: a new approach to the modeling of MOSFET short-channel effects*", *IEEE Electron Device Letters*, vol. 9, p. 109, 1998.

[6] Jagadesh Kumar Mamidala, Rajat Vishnoi, Pratyush Pandey" *Tunnel Field-effect Transistors (TFET) Modelling and Simulation*"

[7] Claudio Fiegna, , Yang Yang, Enrico Sangiorgi, , and Anthony G. O'Neill" *Analysis of Self-Heating Effects in Ultrathin-Body SOI MOSFETs by Device Simulation*" IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 55, NO. 1, JANUARY 2008

[8] Bernard M. Tenbroek, Michael S. L. Lee, William Redman-White, R. John T. Bunyan, and Michael J. Uren" *Self-Heating Effect in SOI MOSFET's and Their Measurement by Small Signal Conductance Techniques*" IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 43, NO. 12, DECEMBER 1996

[9] A.K. Goel, T.H. Tan" *High-temperature and self-heating effects in fully depleted SOI MOSFETs*" Microelectronics Journal, VOL 37, P.963–975,2006

[10] E. Pop, J. Rowlette, R. W. Dutton, and K. E. Goodson, "Joule heating under quasi-ballistic transport conditions in bulk and strained silicon devices," in Proc. Int. Conf. SISPAD, 2005, pp. 307–310.

[11] G. K. Wachutka, "*Rigorous thermodynamic treatment of heat generation and conduction in semiconductor device modeling*," IEEE Trans. Comput.-Aided Design Integr. Circuits Syst., vol. 9, no. 11, pp. 1141–1149, Nov. 1990.

[12] E. Pop, R. Dutton, and K. Goodson, "*Thermal analysis of ultra-thin body device scaling*," in IEDM Tech. Dig., 2003, pp. 883–884.

[13] W. Liu and M. Asheghi, "*Thermal conductivity measurements of ultrathin single crystal silicon layers*," Trans. ASME, J. Heat Transf., vol. 128, no. 1, pp. 75–83, Jan. 2006.

[14] E. J. Nowak, "*Maintaining the benefits of CMOS scaling when scaling bogs down*," IBM J. Res. Develop., vol. 46, no. 2/3, pp. 169–180, 2002.

[15] V. De and S. Borkar, "*Technology and design challenges for low power* and high performance," in Proc. ISLPED, 1999, pp. 163–168.

[16] W. Haensch, E. J. Nowak, R. H. Dennard, P. M. Solomon, A. Bryant, O. H. Dokumaci, A. Kumar, X. Wang, J. B. Johnson, and M. V. Fischetti, *"Silicon CMOS devices beyond scaling*," IBM J. Res. Develop., vol. 50, no. 4/5, pp. 339–361, Jul. 2006.

[17] J. H. Choi, A. Bansal, M. Meterelliyoz, J. Murthy, and K. Roy, "Leakage power dependent temperature estimation to predict thermal runaway in *FinFET circuits*," in Proc. ICCAD, Nov. 2006, pp. 583–586.

[18] D. Esseni, M. Mastrapasqua, G. K. Celler, C. Fiegna, L. Selmi, and E. Sangiorgi, "*Low field electron and hole mobility of SOI transistors fabricated on ultrathin silicon films for deep submicrometer technology application*," IEEE Trans. Electron Devices, vol. 48, no. 12, pp. 2842–2850, Dec. 2001.

[19] A.A. Osman, M.A. Osman, N.S. Dogan, M.A. Imam," Zero temperature coefficient biasing point of partially depleted SOI MOSFETs", IEEE Trans. Electron Devices (1995) 1709–1711.

[20] N. Arora," *MOSFET Models for VLSI Circuit Simulation*"., Computational Microelectronics. Wien, Ger- many: Springer-Verlag, 1993 [21] S. M. Sze," *Physics of Semiconductor Devices*", 2nd ed. New York: Wiley, 1981.

[22] D. A. Dallmann and K. Shenai, "Scaling constraints imposed by selfheating in submicron SO1 MOSFET's," IEEE Trans. Electron Devices, vol.
42, no. 3, pp. 489496, Mar. 1995

[23] ATLAS Users Manual, SILVACO International.

[24] F.S. Shoucair," *Design consideration in high temperature analog CMOS integrated circuits*", IEEE Trans. Components, Hybrids, Manuf. Technol. CHMT-9 (3) (1986) 399–404.

[25] F.S. Shoucair, W. Hwang, "*Electrical characteristics of large scale integration (LSI) MOSFETs at very high temperatures part II: experiment*", Microelectron. Reliab. 24 (3) (1984) 497–510.

[26] M.J. Sherony, L.T. Su, J.E. Chung, D.A. Antoniadis, "*Reduction of threshold voltage sensitivity in SOI MOSFETs*", IEEE Electron Device Lett. 16 (3) ,P.100–102,1995

[27] G. Groeseneken, J.P. Colinge, H.E. Maes, J.C. Alderman, S. Holt, *"Temperature dependence of threshold voltage in thin-film SOI MOSFETs"*, IEEE Electron Device Lett. 11 (9), P.329–331, 1990.

[28] A.A. Osman, M.A. Osman, "*Investigation of high temperature effects* on *MOSFET gate transconductance*", Fourth International High Temperature Electronics Conference Proceedings, June 1998.

[29] https://www.silvaco.com/examples/tcad/section43/index.html

[30] http://www.itrs.net/

[31]H.-N. Lin, H.-W. Chen, C.-H. Ko, C.-H. Ge, H.-C. Lin, T.-Y. Huang, and W.-C. Lee, "*Channel backscattering characteristics of strained PMOSFETs* with embedded SiGe source/drain," in IEDM Tech. Dig., 2005, pp. 141–144.

[32] S. E. Thompson, M. Armstrong, C. Auth, S. Cea, R. Chau, G. Glass, T. Hoffman, J. Klaus, M. Zhiyong, B. Mcintyre, A. Murthy, B. Obradovic, L. Shifren, S. Sivakumar, S. Tyagi, T. Ghani, K. Mistry, M. Bohr, and Y. El-Mansy, "*A logic nanotechnology featuring strained-silicon*," IEEE Electron Device Lett., vol. 25, no. 4, pp. 191–193, Apr. 2004.